

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 0 月 3 1 日
Date of Application:

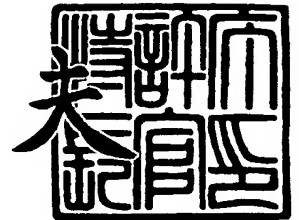
出 願 番 号 特 願 2 0 0 3 - 3 7 2 7 8 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 7 2 7 8 3]

出 願 人 沖電気工業株式会社
Applicant(s):

2 0 0 3 年 1 2 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願
【整理番号】 OH003878
【あて先】 特許庁長官殿
【国際特許分類】 H01L 23/12
H01L 21/60
H01L 21/311

【発明者】
【住所又は居所】 東京都港区虎ノ門 1 丁目 7 番 1 2 号 沖電気工業株式会社内
【氏名】 安藤 誠司

【特許出願人】
【識別番号】 000000295
【氏名又は名称】 沖電気工業株式会社

【代理人】
【識別番号】 100085419
【弁理士】
【氏名又は名称】 大垣 孝

【手数料の表示】
【予納台帳番号】 012715
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9001068

【書類名】 特許請求の範囲**【請求項 1】**

第1領域と、該第1領域を囲む第2領域と、該第2領域を囲む第3領域とを有する主面を有する基板と、
前記第1領域に設けられ、角を有さない形状の第1絶縁性保護膜と、
第3領域に設けられる第2絶縁性保護膜と、
前記第1絶縁性保護膜上に設けられ、該第1絶縁性保護膜と対向する下面を有する半導体チップと、
前記半導体チップを覆う封止樹脂とを備え、
前記半導体チップの下面は前記第1領域を覆っていることを特徴とする半導体装置。

【請求項 2】

複数の角部を有する下面を有する半導体チップと、
第1領域と、該第1領域を囲む第2領域と、該第2領域を囲む第3領域とを有する主面を有する基板と、
前記第1領域に設けられ、前記半導体チップの前記下面と対向し、前記下面の角部と最も近い外縁には角がない第1絶縁性保護膜と、
前記第3領域に設けられた第2絶縁性保護膜と、
前記半導体チップを覆う封止樹脂とを備え、
前記半導体チップの下面は前記第1領域を覆っていることを特徴とする半導体装置。

【請求項 3】

第1領域と、該第1領域を囲む第1サブ領域と、該第1サブ領域を囲む第2サブ領域と、該第2サブ領域を囲む第3領域とを有する主面を有する基板と、
前記第1及び第3領域のみに設けられる絶縁性保護膜と、
前記第1サブ領域に設けられる接着層と、
前記第1領域の絶縁性保護膜及び前記接着層上に設けられ、該絶縁性保護膜と対向する下面を有する半導体チップと、
前記半導体チップを覆う封止樹脂とを備えたことを特徴とする半導体装置。

【請求項 4】

請求項3に記載の半導体装置において、
前記半導体チップの外縁の下方の前記主面上には、配線が設けられていないことを特徴とする半導体装置。

【請求項 5】

配線が設けられた主面を有する基板と、
前記主面上に設けられる絶縁性保護膜と、
前記絶縁性保護膜上に設けられ、該絶縁性保護膜と対向する下面を有する半導体チップと、
前記半導体チップを覆う封止樹脂とを備え、
前記半導体チップの外縁の下方の配線は、他の部分よりも厚く設けられていることを特徴とする半導体装置。

【請求項 6】

請求項5に記載の半導体装置において、
前記半導体チップの外縁の下方の配線は、他の部分よりも広く設けられていることを特徴とする半導体装置。

【書類名】明細書**【発明の名称】半導体装置****【技術分野】****【0001】**

この発明は、半導体チップを搭載するための基板を具えるBGA (Ball Grid Array)パッケージ構造の半導体装置に関する。

【背景技術】**【0002】**

携帯電話に代表される小型電子機器の普及に伴って、これらの機器に搭載する半導体装置の小型化の要求が高まっている。半導体装置の小型化を図るため、半導体装置の実装密度を高密度にする工夫がなされ、その一例としてBGAパッケージ構造の半導体装置が実用化されている。

【0003】

BGAパッケージ構造の半導体装置は、半導体チップを搭載する基板を具えて構成される。この基板には、配線構造体が作りつけられている。配線構造体は、基板の内部及びこの基板の両主面に導電性経路としての配線を張り巡らせて構成される。

【0004】

この配線上に絶縁性保護膜であるソルダーレジスト層が形成されている。半導体チップは、このソルダーレジスト層上に、接着力を持つ絶縁ペースト等を素材とするダイスボンド層を介して接着されることによって、基板に搭載される。半導体チップの電極と配線とは金線等の導電性の金属線によって電氣的に接続される。すなわち、この半導体チップの電極と外部電極端子とは、この金属線及び基板に作りつけられている配線構造体を通じて電氣的に接続される。また、半導体チップ及び金属線は、封止樹脂によって基板の一方の主面に封止されて固定される。

【0005】

しかしながら、配線が半導体チップ外縁の下方にソルダーレジスト層を介して配置される構成とした場合に、半導体装置に周期的に温度変化を加える、いわゆる温度サイクルに対する耐性試験（「温度サイクル試験」と呼ばれることもある。）を行なうと、半導体チップの外縁下方の配線に、温度変化に伴い発生する応力のために断線が発生することが知られている。そこで、この断線による半導体装置の不良を避けるための工夫がなされている（例えば特許文献1参照）。

【0006】

特許文献1によれば、例えば、半導体チップの外縁と対向する位置の領域に配置する配線の幅が、当該領域から外れた、半導体チップの外縁より外側及び/又は内側と対向する位置の領域に配置する配線パターンの幅よりも広く形成されている。又は、配線は、これが半導体チップの外縁を斜めに横切るように構成されている。あるいは、半導体装置の構造としては、半導体チップの外縁と対向する位置の領域にはできるだけ配線を配置しない構成がとられている。このような構成とすることで、配線の断線による半導体装置の不良発生を防いでいる。

【特許文献1】特開平11-163201号公報**【発明の開示】****【発明が解決しようとする課題】****【0007】**

この発明の目的は、半導体チップを搭載するための基板を具えて構成されるBGAパッケージ構造の半導体装置において、この基板の一方の主面に形成されている配線の断線を防止して信頼性の高い半導体装置を提供することにある。

【課題を解決するための手段】**【0008】**

この目的の達成を図るため、この発明の半導体装置は、下記に説明するような構成上の特徴を有する。

【0009】

すなわち、第1領域と、この第1領域を囲む第2領域と、この第2領域を囲む第3領域とを有する主面を有する基板と、第1領域に設けられ、角を有さない形状の第1絶縁性保護膜と、第3領域に設けられる第2絶縁性保護膜と、第1絶縁性保護膜上に設けられ、この第1絶縁性保護膜と対向する下面を有する半導体チップと、この半導体チップを覆う封止樹脂とを備え、半導体チップの下面は第1領域を覆っていることを特徴とする。

【0010】

また、複数の角部を有する下面を有する半導体チップと、第1領域と、この第1領域を囲む第2領域と、この第2領域を囲む第3領域とを有する主面を有する基板と、第1領域に設けられ、半導体チップの下面と対向し、この下面の角部と最も近い外縁には角がない第1絶縁性保護膜と、第3領域に設けられた第2絶縁性保護膜と、半導体チップを覆う封止樹脂とを備え、半導体チップの下面は第1領域を覆っていることを特徴とする。

【0011】

また、第1領域と、この第1領域を囲む第1サブ領域と、この第1サブ領域を囲む第2サブ領域と、この第2サブ領域を囲む第3領域とを有する主面を有する基板と、第1及び第3領域のみに設けられる絶縁性保護膜と、第1サブ領域に設けられる接着層と、第1領域の絶縁性保護膜及び接着層上に設けられ、この絶縁性保護膜と対向する下面を有する半導体チップと、半導体チップを覆う封止樹脂とを備えたことを特徴とする。

【0012】

また、第1領域と、この第1領域を囲む第2領域と、この第2領域を囲む第3領域と、この第3領域を囲む第4領域とを有する主面を有する基板と、第1及び第4領域のみに設けられる絶縁性保護膜と、第2領域に設けられる接着層と、第1領域の絶縁性保護膜及び接着層上に設けられ、この絶縁性保護膜と対向する下面を有する半導体チップと、半導体チップを覆う封止樹脂とを備え、半導体チップの外縁の下方の主面上には、配線が設けられていないことを特徴とする。

【0013】

また、配線が設けられた主面を有する基板と、主面上に設けられる絶縁性保護膜と、絶縁性保護膜上に設けられ、この絶縁性保護膜と対向する下面を有する半導体チップと、半導体チップを覆う封止樹脂とを備え、半導体チップの外縁の下方の配線は、他の部分よりも厚く設けられていることを特徴とする。また、この半導体チップの外縁の下方の配線は、他の部分よりも広く設けることが好適である。

【発明の効果】**【0014】**

上述したこの発明の半導体装置によれば、第1領域及び第4領域のみに絶縁性保護膜が設けられているので、半導体チップを構成している材料の熱膨張率及び配線を形成する材料の熱膨張率と比較してその熱膨張率が大きく異なる材料からなる絶縁性保護膜が、半導体チップの外縁部の直下及びその近傍の領域に存在しないことになり、温度変動に起因して発生する絶縁性保護膜に働くはずの応力を回避もしくは低減することができる。

【0015】

配線が断線する原因は、半導体チップの外縁部及びその近傍の領域に配置された絶縁性保護膜に、温度サイクルに対応して応力が繰り返し働き、この繰り返し働く応力のために絶縁性保護膜が破断することに起因するものと推定されている。従って、この領域の絶縁性保護膜部分に働く応力を回避もしくは少なくとも低減することは、配線の断線を防止するには有効である。

【0016】

また、絶縁性保護膜が受ける、温度変動に起因する応力は、半導体チップの外縁部及びその近傍の領域であって、かつ半導体チップの四隅の領域において更に大きい。したがって、この領域では、応力の及ぶ範囲も広いので、半導体チップの四隅領域において他の領域より広く形成することは、より一層配線の断線を防止するために有効である。

【0017】

また、半導体チップと基板との間に封止樹脂が存在すると、封止樹脂に含有されるフィラーあるいは気泡の存在によって、半導体装置の温度変動に起因して発生する応力も配線の断線の原因となる。そこで、半導体チップと基板との間には、封止樹脂が不存在の形態の構造とすることで、このフィラーあるいは接着層もしくは接着層と封止樹脂間の気泡の残留をなくすことができ、配線の断線を防止するために一層有効である。

【0018】

また、上述の半導体装置の発明によれば、特許文献1に開示された半導体装置と異なり、配線の形状の自由度が大きい。すなわち、特許文献1に開示された技術によれば、半導体チップの外縁部における配線の配置形状は、設計をする上で一定の制限を受けるのに対して、この発明の半導体装置ではこの制限がない。また、特許文献1に開示された半導体装置の構造とこの発明の半導体装置の構造とを組み合わせることで、一層信頼性の高い半導体装置を実現できる。

【0019】

また、複数の積層基板を具えて構成された半導体装置において配線が断線する位置は、半導体チップに隣接されて設けられた基板の半導体チップ側の面においてである。したがって、この基板の半導体チップ側の面には配線が配置されないように設計することが配線の断線を防ぐ方策となる。

【0020】

また、上記の配線の断線が起こる領域に、設計上の都合で配線を配置せざるを得ない場合もある。その場合には、この領域における配線の基板の主面に垂直な方向の厚みが、他の領域におけるよりも厚い構造とし、この部分の配線の強度を増すことで上記目的が果たされる。また、配線のが厚いことに加えて、この領域の配線の幅も広い構造とすることで、この部分の配線の強度をいっそう増すことができ、より一層効果的に上記目的が果たされる。

【発明を実施するための最良の形態】

【0021】

以下、図を参照して、この発明の実施の形態につき説明する。なお、各図は、この発明が理解できる程度に各構成成分の形状、大きさ及び配置関係を概略的に示してあるに過ぎず、従って、この発明は図示例に限定されるものではない。なお、以下の説明は、単なる好適例に過ぎず、また、例示した数値的条件は何らこれに限定されない。また、各図において同様の構成要素については同一の番号を付して示し、その重複する説明を省略することもある。

【0022】

この発明の半導体装置と従来の同種の半導体装置の構造の相違を明確にするために、まず従来の半導体装置の構造を、図1及び図2を参照して説明する。また以後の説明において、従来の同種の半導体装置といった場合、この発明に係る半導体装置だけでなく、適宜特許文献1に開示されている半導体装置も除く意味に用いることもある。

【0023】

図1は、従来のBGAパッケージ構造の半導体装置を説明するための模式的な平面図であり、半導体チップ、封止樹脂及び半導体チップの電極と配線とを結線する金属線を取り除いた状態で、基板10の一方の主面に垂直方向から正対して見た概略的平面図である。また図2は、従来のBGAパッケージ構造の半導体装置の構造を説明するための模式的な概略的断面図である。

【0024】

これらの図1及び図2においては、図の見易さを優先し、図面の奥行き方向の幾何学的な重なり具合等については、この発明の趣旨が誤解されない範囲で厳密性を犠牲にした部分がある。以後の説明においても同様の平面図あるいは断面図を参照するが、これら参照する断面図においても、図の見易さを優先し、同様に厳密性を犠牲にした部分がある。

【0025】

図1に示すように、基板10には、配線構造体20が作り付けられている。この配線構造体2

0は、基板側ボンディングパッド14、配線16及びスルーホール18を具えて構成される。図1中において、12で示した長方形（以後「長方形12」ということもある。）は、半導体チップが設置される位置を示す。すなわち長方形12の四辺が半導体チップの外縁を示す。

【0026】

図2を参照して、従来のBGAパッケージ構造の半導体装置の断面構造を説明する。図2に示すように、BGAパッケージ構造の半導体装置は、絶縁性を有する配線板30と導電性を有する配線32a及び32bとを含んで構成される基板40（図1では基板10に対応する。）の一方の主面に半導体チップ24が搭載され、封止樹脂38でこれらを覆う構造である。ここで、基板40の一方の主面とは、基板40を構成する配線板30の半導体チップ24が搭載されている側の面30uを意味するものとし、以後の説明においても同様とする。

【0027】

図2においては、基板40が一枚だけ設けられた半導体装置を図示しているが、基板40を複数積層して構成される場合もある（基板を複数積層させて構成される半導体装置については、後に図5(B)を参照して詳しく説明する。）。このような場合には、必要に応じて、半導体チップの設置された側から順に第1の基板、第2の基板等と番号を付して区別するものとする。しかし説明の便宜のため、以後の説明において、基板を複数具えて構成されている場合も含めて、基板40が一枚具えられて構成される半導体装置を前提に説明することとし、特に必要のない場合は区別しないで記述する。しかし、基板40が一枚具えられて構成される半導体装置を前提に説明した場合においても、基板40を複数具えて構成されている半導体装置を除外するものではない。

【0028】

半導体チップ24は、接着層であるダイスボンド層26、絶縁性保護膜であるソルダーレジスト層34a及び配線32aを介して配線板30に密着されている。半導体チップ24の下方にはダイスボンド層26が形成されダイスボンド層26の直下はソルダーレジスト層34aが形成されているが、ソルダーレジスト層34aの直下には配線32aが存在する箇所と、配線32aが存在せずソルダーレジスト層34aと配線板30とが直接密着している箇所とが存在する。

【0029】

基板40の一方の主面30uと対向する裏側の面（以後「他方の主面30d」ということもある。）にも配線32b、絶縁性保護膜であるソルダーレジスト層34bが形成されており、必要に応じて、ハンダボール36と配線32bとが接合される。ハンダボール36と配線32bとが接合されている部分には、ハンダボール36と配線32bとの間にソルダーレジスト層34bは存在しない。

【0030】

半導体チップ24と基板40とは金属線42によって電氣的に接続される。すなわち、金属線42の一端は、半導体チップ24の半導体チップ側ボンディングパッド46にワイヤボンディングされ、また金属線42のもう一方の端は、基板側のボンディングパッド44（図1では14で示す部分）にワイヤボンディングされている。

【0031】

以上説明したBGAパッケージ構造の従来の半導体装置においては、半導体チップ24の外縁下方の領域及びその近傍の領域（以下、両領域を「外縁下領域」と称する場合がある。）の配線が、温度変化に伴い発生する応力のために断線することが問題であった。

【0032】

ここで、半導体チップ24の基板の搭載される側の面24dを被搭載面と称する。また半導体チップ24の下方とは、半導体チップ24を、被搭載面側からこの被搭載面と平行な基板40の一方の主面30uに向かって垂直投影されたとき形成される、半導体チップ24の投影像が存在する領域を言うものとする。従って、半導体チップ24の外縁下方とは、半導体チップ24の投影像の輪郭に対応する位置をいうものとする。図2において、半導体チップ24の外縁下方に相当する基板40の一方の主面30u上の位置を矢印Sで示し、破線の楕円で囲って外縁下領域48を示す。

【0033】

この破線の楕円で囲って示す外縁下領域48は配線予定領域である。この外縁下領域48に配線が配置されていると、配線のこの領域内の部分が断線する。従って、この外縁下領域48を易断線領域と称する。

【0034】

この易断線領域48における半導体チップ24と基板40との間の構造は、以下に説明するとおりである。すなわち、その構造は、半導体チップ24の直下に接着層であるダイスボンド層26、そのダイスボンド層26直下に絶縁性保護膜であるソルダーレジスト層34a、またそのソルダーレジスト層34a直下に配線32a、更にその配線32a直下には配線板30が順次積層された積層構造である。半導体チップ24、ダイスボンド層26、ソルダーレジスト層34a、配線32a、及び配線板30を構成するそれぞれの素材の熱膨張係数は、それぞれ異なるが、ソルダーレジスト層34aを構成する素材の熱膨張率が他の素材と比べて特に大きく異なる。

【0035】

BGAパッケージ構造の半導体装置において、半導体チップはシリコンあるいは化合物半導体を素材として構成される。配線は導電性の金属材料であるので、熱膨張率は半導体チップの素材である半導体材料とは大きな差がない。

【0036】

したがって、半導体チップ24の下方に熱膨張率が大きく異なるソルダーレジスト層34aを介して配線32aが存在すると、この配線32aとソルダーレジスト層34aとの界面に発生する温度変化に起因する応力は、半導体チップ24の外縁直下から離れた易断線領域48以外の位置における上記界面に発生する応力に比べて非常に大きくなる。すなわちこの応力が、ソルダーレジスト層34aの破断の原因となり、ソルダーレジスト層34aの破断を誘引として易断線領域48に位置する配線32aが断線するものと推測されている。

【0037】

そこで、この発明は、易断線領域48の断面構造を工夫して、配線の断線を防ぐことができる具体的構造を提案する。以下、この発明に係る実施の形態につき説明する。

【0038】

<第1の実施の形態>

図3及び図4を参照して、第1の実施の形態であるBGAパッケージ構造の半導体装置の構造を説明する。また図3は、第1の実施の形態であるBGAパッケージ構造の半導体装置の構造を説明するための概略的断面図で、模式的に示してある。また図4は、図3に示した第1の実施の形態であるBGAパッケージ構造の半導体装置の模式的な平面図であり、半導体チップ、封止樹脂及び半導体チップの電極と配線とを結線する金属線を取り除いた状態で、基板10の一方の主面に垂直方向から正対して見た状態を概略的に示してある。

【0039】

図3に示すように、この発明の第1の実施の形態が、従来のBGAパッケージ構造の半導体装置の構造と異なるのは、上述した、第2領域である易断線領域48内には絶縁性保護膜であるソルダーレジスト層が形成されていない点である。すなわち、この構成例では、上述した易断線領域48を、半導体チップ24の外縁直下の位置Sを中心とした応力に起因して配線が断線するのを防止する断線防止領域148として構成している。

【0040】

図3において、断線防止領域148を、矢印Pと矢印Qとで示された間の領域として表してある。なお、矢印P及びQの位置は、図2に示した上述した易断線領域48の輪郭位置とそれぞれ対応している。

【0041】

断線防止領域148はソルダーレジスト層の非形成領域であることから、基板40の一方の主面30uと半導体チップ24の基板40の一方の主面30uに対向する被搭載面24dとの間に存在するソルダーレジスト層34cと、この領域148以外に存在するソルダーレジスト層34aとは、非連続に形成されている。ソルダーレジスト層34cが形成されている領域を第1領域、ソルダーレジスト層34aが形成されている領域を第3領域である。また矢印Pと矢印Qとで示さ

れた間の領域が第2領域である。第2領域は、矢印Pと矢印Sで示された間の領域である第1サブ領域と、矢印Sと矢印Qで示された間の領域である第2サブ領域とで構成される。以下の説明において、矢印Sに対応する S_1 、 S_2 、 S_3 、 S_1' 及び S_2' 、矢印Pに対応する P' 、 P'' 、矢印Qに対応する Q' 、 Q'' も、上記同様に第1領域、第2領域、第3領域、第1サブ領域及び第2サブ領域をそれぞれ画する境界である。

【0042】

上記で指摘した以外の構造は、従来のBGAパッケージ構造の半導体装置の構造と同様であるので、その説明を省略する。

次に、図4を参照して、図3中において矢印Pと矢印Qとで示された位置間の領域として表わされた断線防止領域の形状について、説明する。基板10（図3では基板40に対応する。）

には、基板側ボンディングパッド14、配線16及びスルーホール18を具えて構成される配線構造体20が作り付けられている。

【0043】

図4中において、長方形12は、半導体チップが設置される位置を示す。すなわち長方形12の四辺が半導体チップ24の外縁である。また、細線12cで示した長方形（以後「長方形12c」ということもある。）は、ソルダーレジスト層34cを基板10の一方の主面10aに垂直投影したときの投影像の輪郭であり、従ってソルダーレジスト層34cの外縁を示す。長方形12cの内側が第1領域である。また、細線12a（以後「長方形12a」ということもある。）は、ソルダーレジスト層34aを基板10の一方の主面10aに垂直投影したときの投影像の輪郭であり、従ってソルダーレジスト層34aの外縁を示す。長方形12aの外側が第3領域である。長方形12aと長方形12cとの間に挟まれた帯状の領域（第2領域）が、断線防止領域148である。上述した構造とすれば、断線防止領域148にソルダーレジスト層が存在しない。

【0044】

既に説明したとおり、半導体チップ24を構成している素材熱膨張率と配線板30を構成している素材の熱膨張率との間には熱膨張率の差がある。従って、半導体装置の製造後の温度サイクル試験段階において、半導体装置に温度サイクルが加えられると、半導体チップ24の直下に存在する絶縁性保護膜であるソルダーレジスト層34cと半導体チップ24の直下外に存在するソルダーレジスト層34aに異なる応力がそれぞれ発生する。しかしながら、上述した第1の実施の形態の半導体装置の構造によれば、これらソルダーレジスト層34a及び34cは、半導体チップ24の外縁下領域である断線防止領域148を挟んで離間して設けられているので、この断線防止領域148にはソルダーレジスト層は存在しない。従って、この半導体装置によれば、配線32aの断線を回避できる。

【0045】

この発明の発明者等は、温度サイクル試験によって不良素子として選別された半導体装置の不良原因を検討する過程で、断線防止領域をどの程度の寸法に設定すればよいかを見出した。これによれば、長方形12aと長方形12cとの間の帯状の断線防止領域の寸法（「断線防止領域の幅」ということもある。）は、半導体チップ24の外縁を示す長方形12を中心として、その両側少なくとも0.4mmとすることで、配線の断線を防ぐことができる。すなわち、長方形12の辺とこれに並列する長方形12aの辺との間隔、及び長方形12の辺とこれに並列する長方形12cの辺との間隔はそれぞれ少なくとも0.4mmあれば、配線の断線を防ぐことができる構造となる。言い換えると、半導体チップ24の外縁を示す長方形12を中心としてその両側少なくとも0.4mmとし、断線防止領域の幅が少なくとも0.8mmあれば、配線の断線を防ぐことができる構造となる。

【0046】

また、温度変化に伴ってソルダーレジスト層34aに発生する応力は、半導体チップの外縁下領域であって、半導体チップの四隅D、E、F、G領域（以後「角部」ということもある。）において更に大きい事を、温度サイクル試験によって不良素子として選別された半導体装置の不良原因を検討する過程で見出した。すなわち、断線防止領域の幅が、前記半導体チップの四隅D、E、F、G領域において他の領域より広く形成すれば、すなわち、半導体チップの基板に対向する面の角部には角がないように第1絶縁性保護膜であるソルダ

ーレジスト層を形成すれば、より一層配線の断線を防止するために有効である。このとき第3領域に形成されるソルダーレジスト層が第2絶縁性保護膜である。

【0047】

そこで、断線防止領域の幅を、半導体チップ24の四隅 D、E、F、G領域において他の領域より広くするために、半導体チップ24の四隅 D、E、F、G領域において、ソルダーレジスト層34cの外縁図形である長方形12cの四隅を直角の形状（角を有する形状）ではなく、図4に破線で示すように、例えば、長方形12cの内側に円弧の形状とする。このように形成すれば、半導体チップの基板に対向する面の角部には角がない形状となる。すなわち第1絶縁性保護膜の四隅 D、E、F、G領域において、角がない形状である。

【0048】

もちろん半導体チップ24の四隅 D、E、F、G領域において、長方形12cの内側に円弧の形状とする以外にも、半導体チップ24の四隅 D、E、F、G領域において他の領域より広くなる形状であれば、第1絶縁性保護膜であるソルダーレジスト層34cの外縁はいかなる形状であってもかまわない。

【0049】

ソルダーレジスト層34cの外縁を示す長方形12cの四隅をどの程度の寸法に設定すればよいについても、上記温度サイクル試験によって不良素子として選別された半導体装置の不良原因を検討する過程で、見出すことができた。それによれば、半導体チップ24の外縁を示す長方形12の四隅 D、E、F、G からそれぞれ最も近いソルダーレジスト層34cの外縁（図4において破線で示す円弧）までの距離が、少なくとも半導体チップ24の対角線の長さの10%あれば、配線の断線を防ぐことができる。

【0050】

上記で説明したように配線が受ける温度変動に起因する応力は半導体チップの四隅 D、E、F、G領域において更に大きいので、上記に説明した構造とすることで、より一層配線の断線を防止する効果が大きい。

【0051】

また、既に説明したように、半導体チップ24の基板40の一方の主面30uに対向する被搭載面24dとこの主面30uとの間に封止樹脂が存在すると、その粒状構造の境界に気泡を含有することがある。そのためこの気泡の存在によって、半導体装置の温度変動に起因して発生する応力も配線の断線の原因となる。

【0052】

この発明の発明者等は、シミュレーションによって、上述の半導体チップ24の基板40の主面30uに対向する被搭載面24dとこの主面30uとの間に封止樹脂が存在する場合の応力の大きさについて検討した。図7(A)、(B)及び(C)を参照してこのシミュレーション結果を説明する。

【0053】

図7(A)、(B)及び(C)は、シミュレーションに用いた擬似半導体装置の概略的断面図である。

【0054】

図7(A)に示すシミュレーションに用いた擬似半導体装置Aは、擬似封止樹脂50に囲まれて、半導体チップに見立てた擬似半導体チップ52、接着層であるダイスボンド層に見立てた擬似ダイスボンド層54を介して、配線板に見立てた擬似配線板56が密着されて構成されている。擬似ダイスボンド層54が存在しない擬似半導体チップ52と擬似配線板56との間には、気泡58及びフィラー60が挟まった状態となっている。このシミュレーションに用いた構造体を構成する上述の擬似半導体チップ52等の寸法は、図7(A)中にmm単位で示してある。以下の図7(B)においても同様に寸法を記入してあるが、図7(A)と同一である部分の寸法は省略してある。

【0055】

図7(B)に示すシミュレーションに用いた擬似半導体装置Bは、図7(A)に示す擬似半導体装置Aと異なる部分は、気泡58が存在しない点である。その他は、図7(A)に示したものと

同一である。また、図7(C)に示すシミュレーションに用いた擬似半導体装置Cは、擬似半導体チップ52と擬似配線板56との間には、気泡58及びフィラー60が存在しない構造である。

【0056】

シミュレーションを実行するに当って、擬似配線板56の素材の熱膨張係数は、 0.5×10^{-5} /℃、擬似ダイスボンド層54の素材の熱膨張係数は、 3.5×10^{-5} /℃、擬似半導体チップ52の素材の熱膨張係数は、 0.3×10^{-5} /℃、フィラー60の素材の熱膨張係数は、 0.7×10^{-5} /℃であると仮定した。これらの値は、実際の半導体装置を構成する素材の持つ値のほぼ平均的な値に等しい。

【0057】

シミュレーションの結果、擬似半導体装置Aにおいて、フィラー60が存在する位置での、フィラー60に接する擬似配線板56の表面、及び擬似半導体チップ52の表面がそれぞれ受ける応力は 4.9 kg/mm^2 となった。また、擬似半導体装置Bにおいて、フィラー60が存在する位置での、フィラー60に接する擬似配線板56の表面、及び擬似半導体チップ52の表面がそれぞれ受ける応力は 6.8 kg/mm^2 となった。これに対して擬似半導体装置Cにおいて、擬似配線板56の外縁の位置における、擬似半導体チップ52の擬似ダイスボンド層54に接する面、及び擬似配線板56の擬似ダイスボンド層54に接する面がそれぞれ受ける応力は 0.1 kg/mm^2 となった。

【0058】

このシミュレーションにおいて、擬似半導体装置Cがこの発明の第1の実施の形態のモデルである。擬似半導体装置Cは、擬似半導体チップ52と配線板56とによって挟まれる領域には、封止樹脂が存在しない構造である。このような構造とすることで、配線の断線原因となる応力を小さくすることができることが、上述の通り確かめられた。

【0059】

そこで、具体的に現実の半導体装置についてみると、図3を参照して説明したように、半導体チップ24の基板40の一方の主面30uに対向する被搭載面24dと一方の主面30uとの間であって断線防止領域の範囲においては、被搭載面24dの直下はダイスボンド層26が存在し、更にダイスボンド層26の直下は配線32aが存在し、更に配線32aの直下は一方の主面30uが存在する構造となっている。又は、被搭載面24dと一方の主面30uとの間であって断線防止領域の範囲においては、被搭載面24dの直下はダイスボンド層26が存在し、更に配線32aの下方は一方の主面30uが存在する構造となっている。いずれにしても被搭載面24dと一方の主面30uとの間には封止樹脂38が存在しない。

【0060】

上述の構造とすることで、封止樹脂を加熱処理して固化させる工程において、この封止樹脂38が含有することがあるフィラーあるいは気泡が発生し得ない。したがって、フィラーや気泡の存在に起因して発生する熱サイクル試験中に発生する応力は、上述の構造とすることで発生し得ない。このために、上述の構造は、配線の断線を防止するために有効な構造であると結論できる。

【0061】

<第2の実施の形態>

図5(A)及び(B)を参照して、第2の実施の形態であるBGAパッケージ構造の半導体装置の構造を説明する。図5(A)及び(B)は、第2の実施の形態であるBGAパッケージ構造の半導体装置の構造を説明するための模式的な概略的断面図である。以下の説明において、第2の実施の形態における半導体装置の構造と、従来のBGAパッケージ構造の半導体装置の構造とが相違する点について説明する。

【0062】

図5(A)に示す半導体装置は、一枚の基板40を具えて構成されているのに対して、図5(B)に示す半導体装置は、複数（この図では3枚）の基板40-1、40-2、40-3を積層したものを具えて構成されている点異なる。

【0063】

図5(A)に示す半導体装置は、P'及びQ'で挟んで示した易断線領域において、基板40の主面30uとソルダーレジスト層34aとの間には配線が存在しない構造である。図5(A)に示した半導体装置は、その発明の技術的思想として既に特許文献1に一部開示されている。すなわち、半導体チップ24に、ダイスボンド層26を介することで、隣接して設けられる基板40において、易断線領域には配線が形成されていない構造の半導体装置は、特許文献1に開示されている。

【0064】

しかしながら、この発明の発明者等は、図5(B)に示す半導体装置のように、複数（この図5(B)では3枚）の基板40-1、40-2、40-3を積層したものを具えて構成される半導体装置においては、半導体チップ24に、隣接して設けられる基板40-1の一方の主面に設けられる配線を除いて、基板40-2及び40-3）に設けられる配線に対しては、上述の配慮は必要ないことを、数多くの温度サイクル試験結果の検討を通じて確かめた。

【0065】

すなわち、易断線領域内に存在する配線部分は、基板40の他方の主面側30dに迂回させることにより、ソルダーレジスト層32aから離間させて設けることによって、断線を回避することができる。以下に示す実施例は、この構造の半導体装置の例である。

【0066】

以下の説明においては、便宜上3枚の基板を具えて構成される半導体装置を例にして説明するが、基板の枚数は3枚に限らず2枚以上であれば、以下の説明趣旨はそのまま成り立つ。また、以下の説明において、半導体チップ24に隣接して設けられる基板を40-1で示す。また、この基板40-1の半導体チップ24とは反対側の面、すなわち他方の主面30dに続けて設けられる基板を40-2及び40-3等のように、半導体チップ24に隣接して設けられる基板40-1から順番に番号を付することによって区別して表現している。また、説明の便宜のために基板40-1を第1基板、基板40-2を第2基板、基板40-3を第3基板と表現することもある。

【0067】

この発明の第2の実施形態である半導体装置は、図5(B)に示すように、第1基板40-1の一方の主面30uに、ダイスボンド層26を介して半導体チップ24が搭載されて構成されている。ハンダボール36は第3の基板40-3の半導体チップ24が搭載された側と反対側の他の主面30dに取り付けられている。

【0068】

第1基板40-1の被搭載面と反対側の主面と第2基板40-2の半導体チップ24に面する側の主面とは配線が存在しない限り同一の素材で連続的に構成されるので、第2基板40-2の主面30-2uと表示することとする。また同様に、第2基板40-2の半導体チップ24が搭載された側と反対側の主面と第3基板40-3の半導体チップ24が搭載された側の主面とは、配線が存在しない限り同一の素材で連続的に構成されるので、第3基板40-3の主面30-3uと表示することとする。

【0069】

図5(B)において、基板40-1の主面30-1u上の半導体チップ24の外縁下方に相当する基板40-1の一方の主面30-1u上の位置S₁を中心とし、P'とQ'とで囲まれた易断線領域には、配線が存在しない。同様に、基板40-1の主面30-1u上の半導体チップ24の外縁線が存在するもう一方の位置S₁'に相当する位置を中心とした易断線領域にも、配線が存在しない。

【0070】

一方、基板40-2の主面30-2u上の半導体チップ24の垂直投影像の輪郭が存在する位置S₂を中心とし、基板40-2の主面30-2u上の易断線領域に相当する領域には、配線32dが配置されている。また、同様に、基板40-2の主面30-2u上の半導体チップ24の垂直投影像の輪郭が存在する位置S₂'を中心とした易断線領域に相当する領域にも、配線32eが配置されている。また、基板40-3の主面30-3u上の半導体チップ24の垂直投影像の輪郭が存在する位置S₃に相当する位置を中心とした易断線領域に相当する領域にも、配線32fが配置されている。

【 0 0 7 1 】

すなわち、基板40-1の主面30-1u上以外の主面である基板40-2の主面30-2u及び基板40-3の主面30-3u上には、半導体チップの外縁下方であっても配線を配置することが許される。これは、基板40-2の主面30-2u上あるいは基板40-3の主面30-3u上においては、基板40-1の主面30-1u上に存在する易断線領域に発生する温度変化に起因する応力と比べて十分に小さく、基板40-2の主面30-2u上あるいは基板40-3の主面30-3u上に形成される配線を断線する程度には達しないためである。

【 0 0 7 2 】

また、位置 S_2 及び S_2' には、配線板30-1と配線板30-2、との境界に形成され、位置 S_3 は、配線板30-2と配線板30-3との境界に形成されている。配線板30-1、配線板30-2及び配線板30-3は、熱膨張率の等しい素材で構成されるために、これら配線板30-1、配線板30-2及び配線板30-3によって、基板40-2及び40-3のそれぞれの主面30-2u及び30-3u上の、半導体チップ24の垂直投影像の輪郭が存在する位置に生じる温度変化に起因した応力が緩和される。そのために位置 S_2 、 S_2' 及び位置 S_3 に形成される配線は、断線するほどの応力は温度サイクル試験中に発生しないと推定される。

【 0 0 7 3 】

このことによって、基板40-1の主面30-1u上の半導体チップ24の垂直投影像の輪郭が存在する位置 S_1 には配線を配置することなく、必要な配線を基板40-2の主面30-2u上あるいは、基板40-3の主面30-3u上に、スルーホールを介することによって、迂回して配置することが可能となる。スルーホールは、基板の異なる主面に構成される配線同士を電氣的に接続する、基板の主面に対して垂直方向に設置される配線である。図5(B)において、スルーホールの一例を示せば、基板40-1、40-2、及び40-3を貫通している配線32H等である。上述の構造とすることによって、配線の温度変化に起因する断線を防ぐことができ、半導体装置の信頼性が向上する。

【 0 0 7 4 】

< 第3の実施の形態 >

図6を参照して、第3の実施の形態であるBGAパッケージ構造の半導体装置の構造を説明する。第3の実施の形態が有する構造上の特徴点は、半導体チップ24の外縁下方に相当する基板40の一方の主面30u上の矢印Sを中心とした、図6中において矢印P”と矢印Q”とで挟まれた易断線領域に配置される配線の主面30uに垂直な方向の厚みが、他の領域におけるよりも厚い構造である。

【 0 0 7 5 】

このような構成とすれば、たとえ温度変化に起因して発生する応力が発生しても、この応力に耐えられる強度を生み出すために十分な厚みの配線を、易断線領域に形成して、この領域で従来発生していた配線の断線を防止できることは明らかである。

【 0 0 7 6 】

特に、易断線領域に、設計上の都合で配線を配置せざるを得ない場合にも、この発明の第3の実施の形態に基づく半導体装置の構造が有効である。この場合には、易断線領域における配線の主面に垂直な方向の厚みが易断線領域以外におけるよりも厚い構造として、この応力対応領域にも配線を配置することができ、しかもこの部分の配線の強度を増すことができるので、上記配線パターンの断線防止の目的が果たされ、半導体装置の信頼性が向上する。

【 0 0 7 7 】

この発明の発明者等は、数多くの温度サイクル試験結果の検討を通じて、易断線領域における配線の主面に垂直な方向の厚みを少なくとも $0.50\mu\text{m}$ とすることで、配線パターンの断線を防止できることを確かめた。

【 0 0 7 8 】

また、易断線領域に配置される配線の主面30uに垂直な方向の厚みが他の領域におけるよりも厚い構造であって、かつこの易断線領域に配置される配線の幅を他の領域におけるよりも広い構造とすることによっても、上記目的がより効果的に果たされることはいうま

でもない。すなわち、特許文献1に開示されているように、易断線領域に配置される配線の幅を他の領域におけるよりも広い構造とする工夫に加えて、この発明の第3の実施の形態として説明した、易断線領域に配置される配線の厚みを厚く構成するという工夫を組み合わせることによって、上記目的がより効果的に果たされ、半導体装置の信頼性が向上する。

【0079】

また、この発明の発明者等は、数多くの温度サイクル試験結果の検討を通じて、易断線領域における配線の幅を少なくとも $0.70\mu\text{m}$ とすることで、配線パターンの断線を防止できることを確かめた。

【0080】

なお、この発明に係る半導体装置は、上述した第1から第3の実施の形態のみに限定されない。よって、任意好適に上記に開示した構造上の条件を組み合わせることによって、この発明を、表面あるいは表面及び内部に配線を有する、基板が用いられて形成される半導体装置に適用することができる。

【産業上の利用可能性】

【0081】

以上説明したように、この発明の半導体装置によれば、BGAパッケージ構造の半導体装置において、基板の主面に形成される配線の断線が発生せず、信頼性の高い半導体装置を提供できる。

【図面の簡単な説明】

【0082】

【図1】従来のBGAパッケージ構造の半導体装置の説明に供する平面図である。

【図2】従来のBGAパッケージ構造の半導体装置の説明に供する概略的断面図である。

。

【図3】第1の実施の形態のBGAパッケージ構造の半導体装置の説明に供する概略的断面図である。

【図4】第1の実施の形態のBGAパッケージ構造の半導体装置の説明に供する平面図である。

【図5】第2の実施の形態のBGAパッケージ構造の半導体装置の説明に供する概略的断面図である。

【図6】第3の実施の形態のBGAパッケージ構造の半導体装置の説明に供する概略的断面図である。

【図7】シミュレーションに用いた擬似半導体装置の説明に供する概略的断面図である。

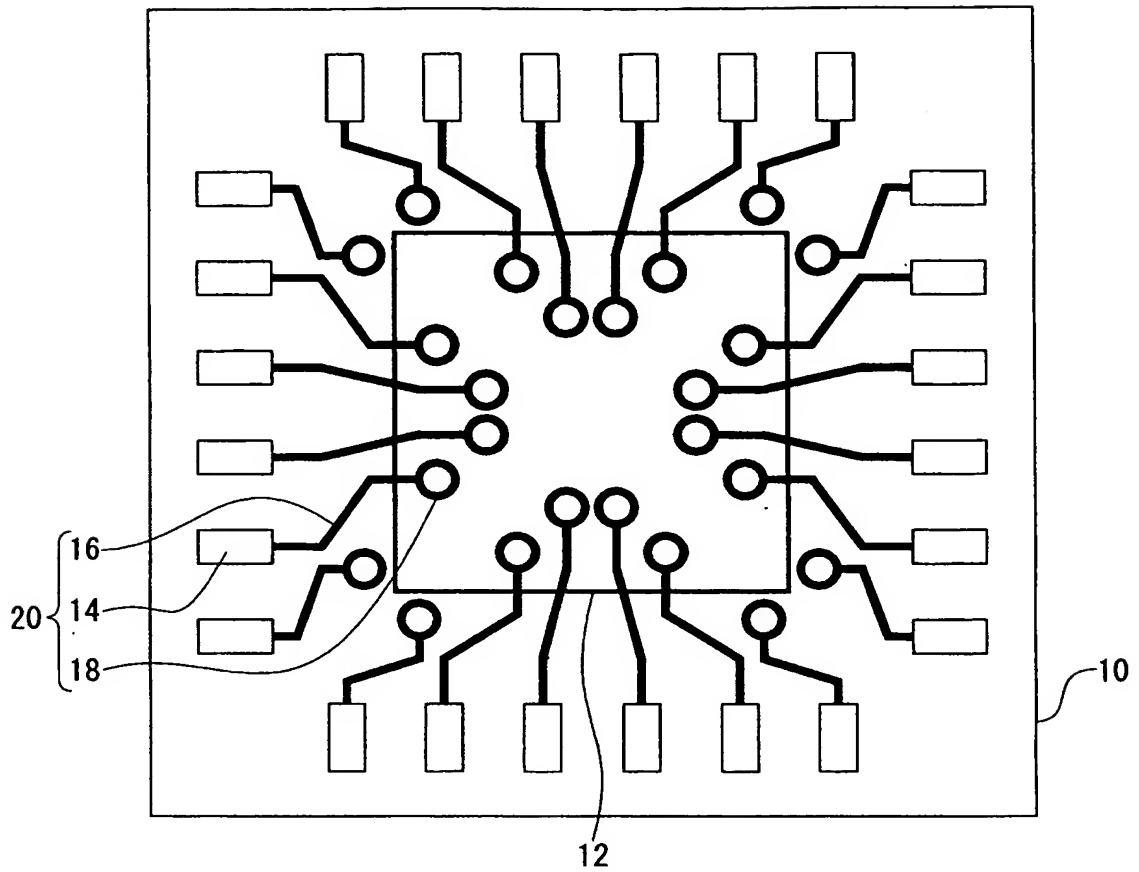
【符号の説明】

【0083】

- 10: 基板
- 12: 半導体チップの外縁線
- 12a、12b: ソルダレジスト層の外縁線
- 14、44: 基板側のボンディングパッド
- 16、32a、32b: 配線
- 18: スルーホール
- 20: 配線構造体
- 24: 半導体チップ
- 26: ダイスボンド層
- 30: 配線板
- 34a、34b: ソルダレジスト層
- 36: ハンダボール
- 38: 封止樹脂
- 40: 基板

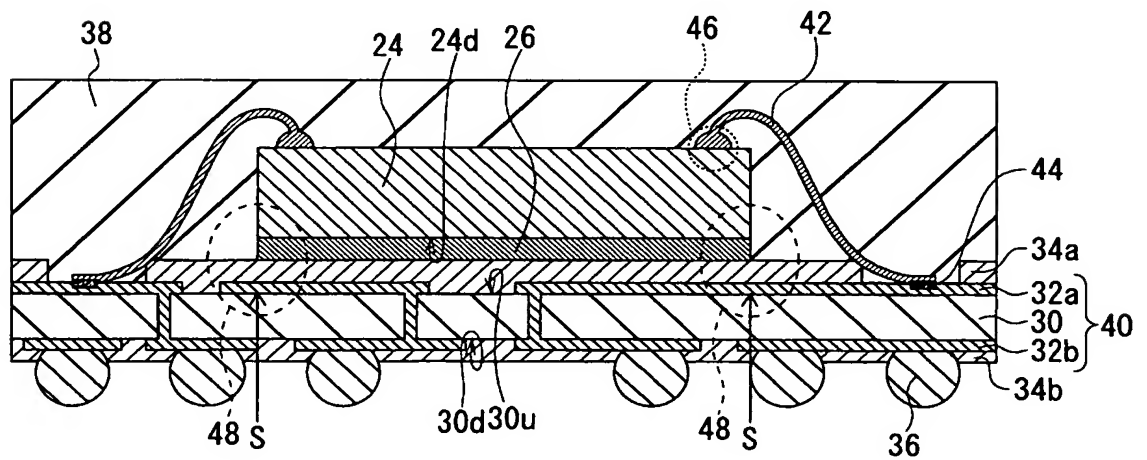
- 42：金属線
- 46：半導体チップ側ボンディングパット
- 48：易断線領域
- 50：擬似封止樹脂
- 52：擬似半導体チップ
- 54：擬似ダイスボンド層
- 56：擬似配線板
- 58：気泡
- 60：フィラー
- 148：断線防止領域

【書類名】 図面
【図 1】



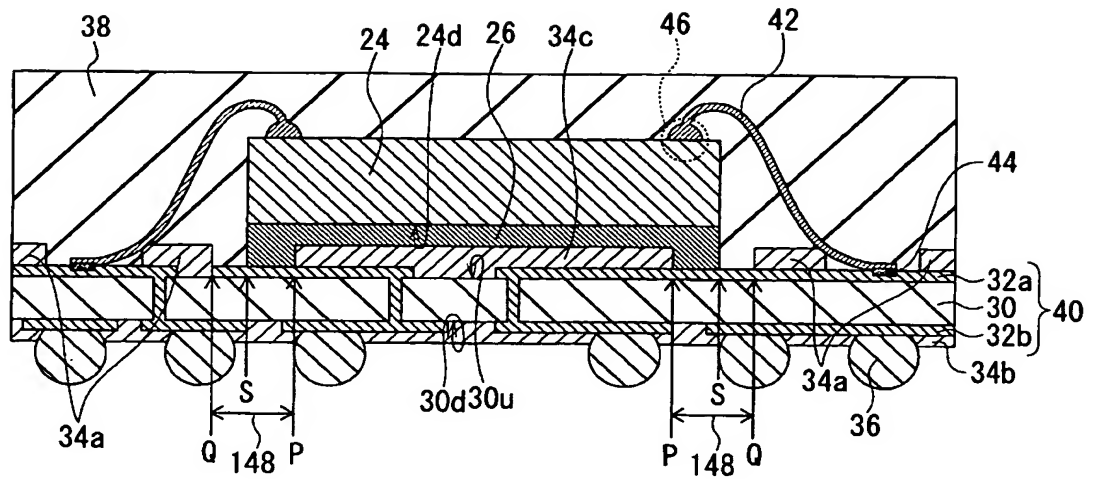
従来のBGAパッケージ構造の半導体装置の平面図

【図 2】



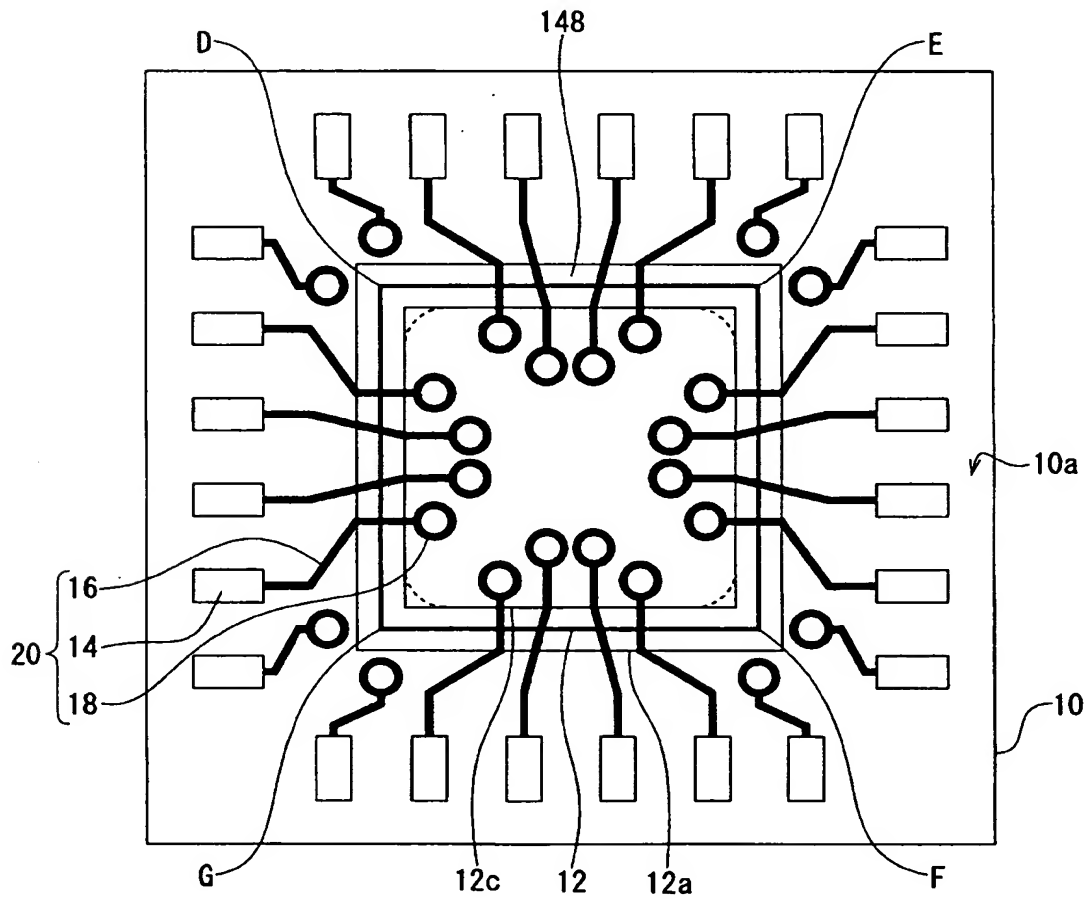
従来のBGAパッケージ構造の半導体装置の断面図

【図 3】



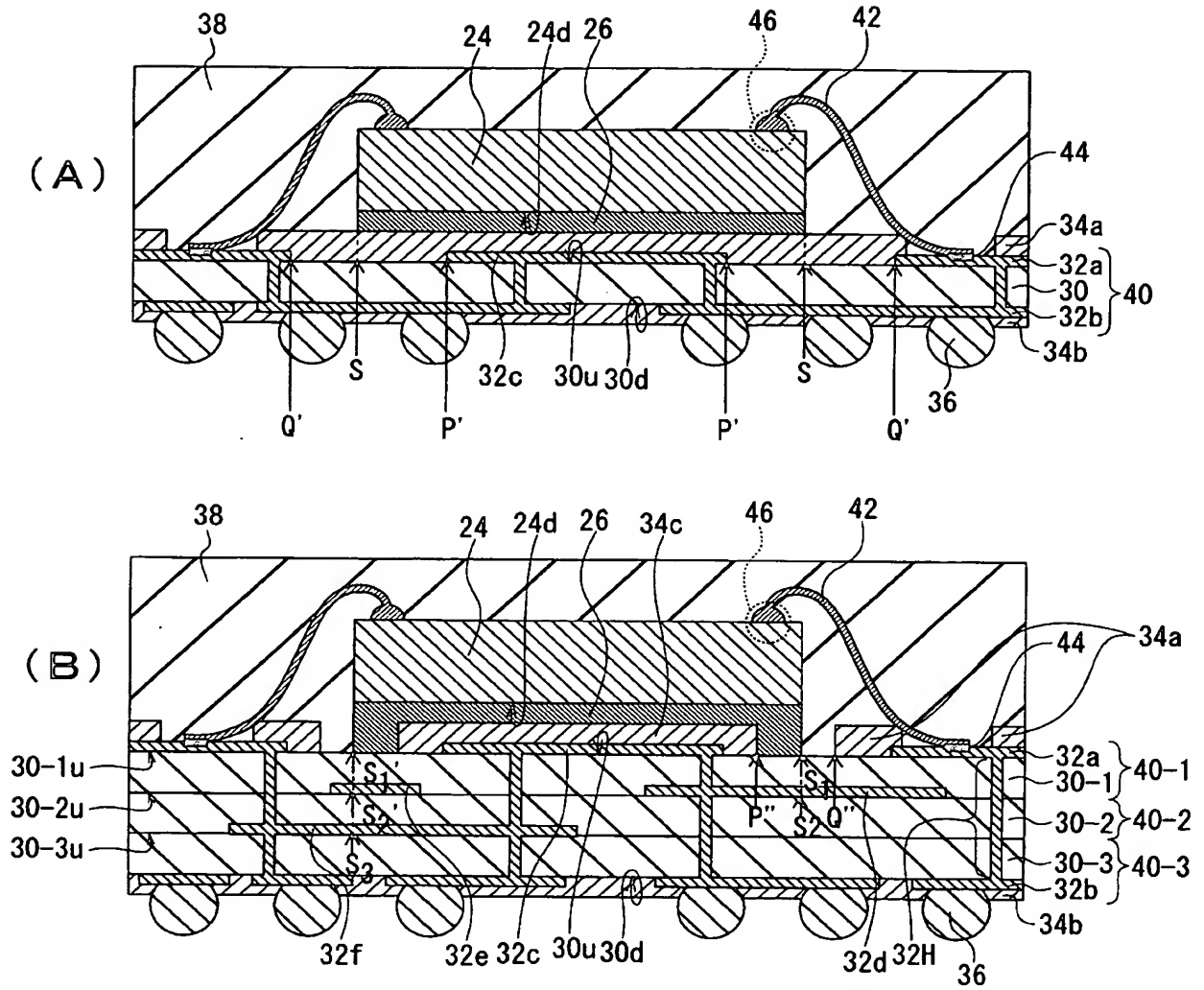
第 1 の実施の形態の半導体装置の断面図

【図 4】



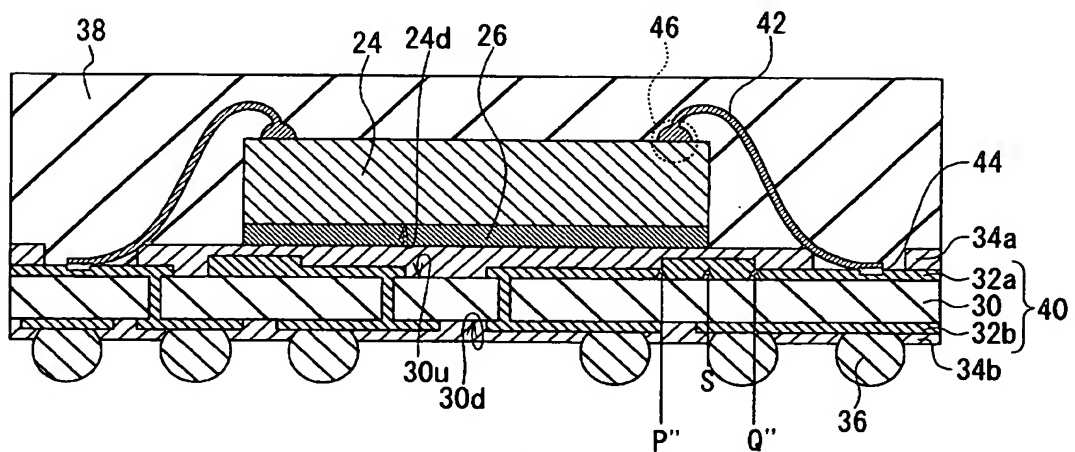
第 1 の実施の形態の半導体装置の平面図

【図 5】



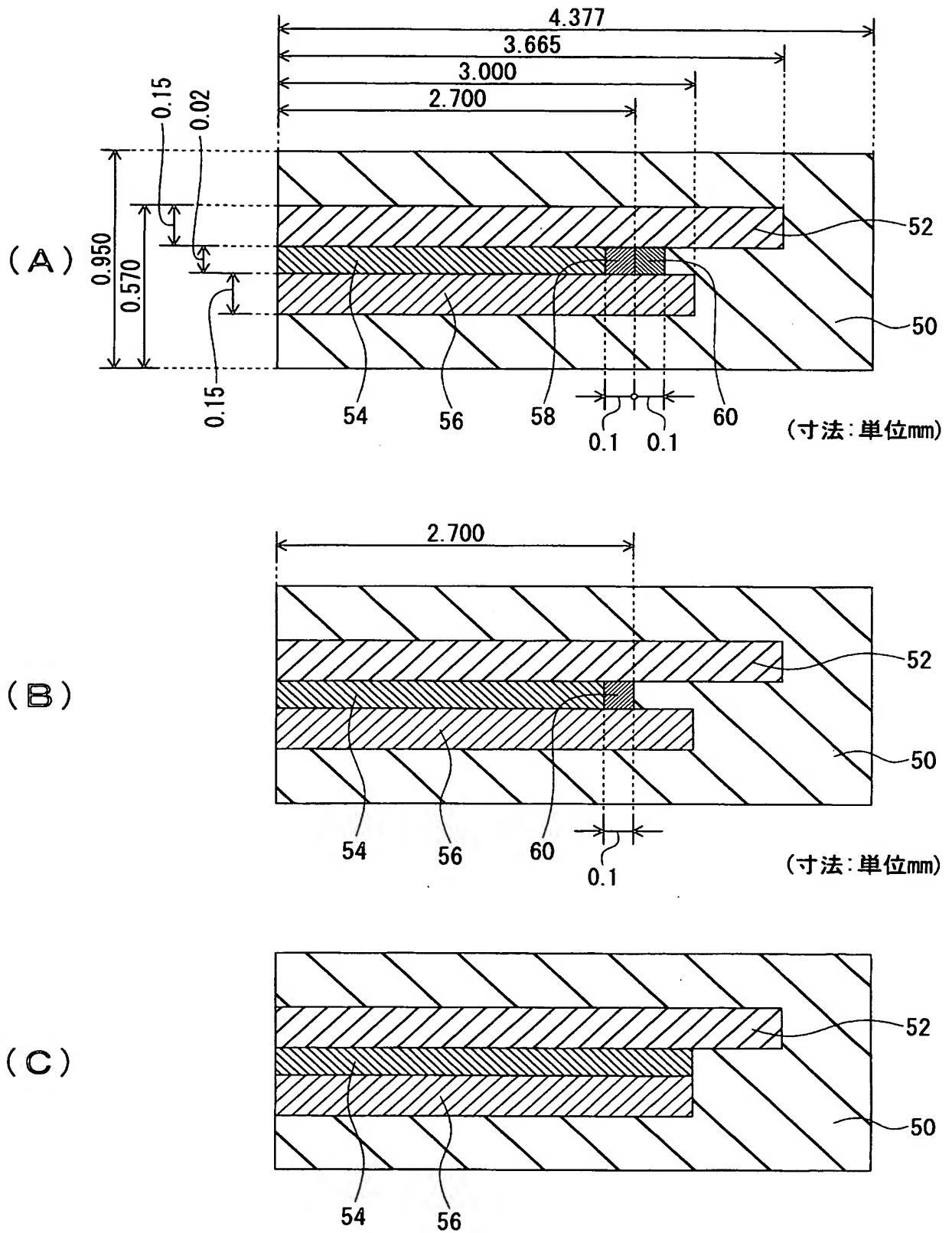
第 2 の実施の形態の半導体装置の断面図

【図 6】



第 3 の実施の形態の半導体装置の断面図

【図 7】



擬似半導体装置の概略的断面図

【書類名】 要約書**【要約】**

【課題】 BGAパッケージ構造の半導体装置において、配線の断線を防止する。

【解決手段】 絶縁性を有する配線板30と導電性を有する配線とを含んで構成される基板40の一方の主面30uに、半導体チップ24が、ダイスボンド層26、ソルダーレジスト層34a及び配線32aを介して配線板に密着されて搭載され、封止樹脂38でこれらを覆う構造とする。BGAパッケージ構造の半導体装置において、半導体チップの外縁直下の位置Sを中心とした断線防止領域148には、ソルダーレジスト層が存在しない。

【選択図】 図3

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 3 7 2 7 8 3
受付番号	5 0 3 0 1 8 1 3 3 6 2
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 1 1 月 4 日

< 認定情報・付加情報 >

【提出日】	平成15年10月31日
-------	-------------

特願 2 0 0 3 - 3 7 2 7 8 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 0 2 9 5]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

東京都港区虎ノ門 1 丁目 7 番 1 2 号

氏 名

沖電気工業株式会社